

[1] 基本ロジック

X1 InputInv X1 InputBuffer InputInv InputBuff Xポートの論理を反転する H→L L→H Xポートの論理をそのまま通す L→L H→H <td> And-2 X1 X2 And-1 InputInv InputInv M10 </td>	And-2 X1 X2 And-1 InputInv InputInv M10
---	--

[1] 基本ロジック

X1

InputInv

X1

InputBuffer

InputInv

InputBuff

Xポートの論理を反転する
H→L
L→H

Xポートの論理をそのまま通す
L→L
H→H

C1

M?

Inv

C0

M?

Buff

ロジックの変形 その1

NAND

And-5

Or-1

NOR

Or-2

And-4

EXOR その1

EXOR 真理値表

EXOR 真理値表

ロジックの変形

展開図

EXOR その2

EXOR 真理値表

EXOR 真理値表

ロジックの変形

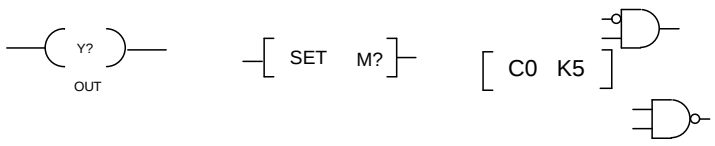
展開図

RS-FF

入力制御を掛ける

Dラッチ

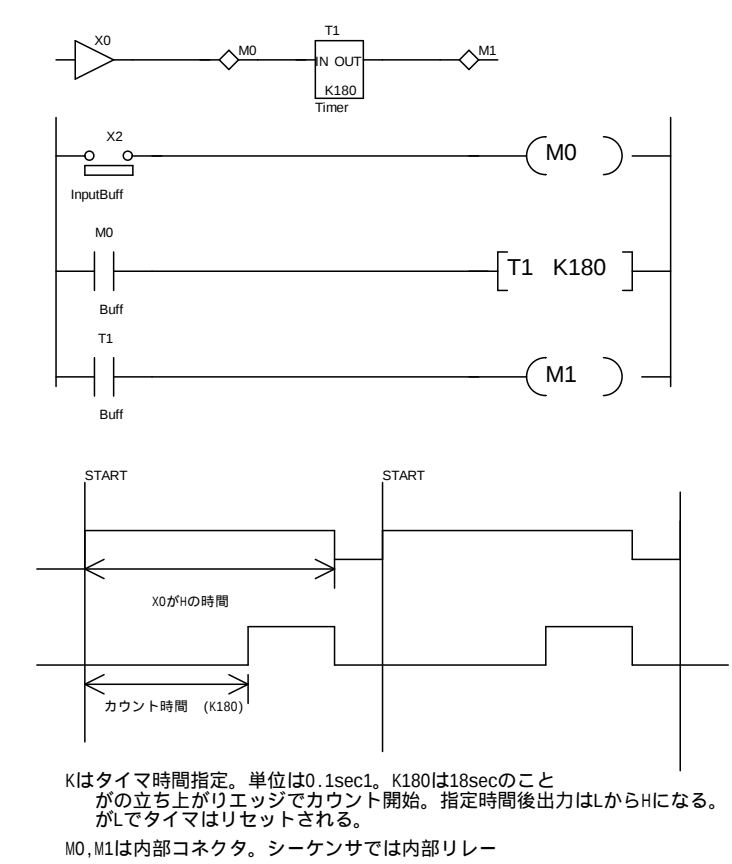
クロックRS-FF



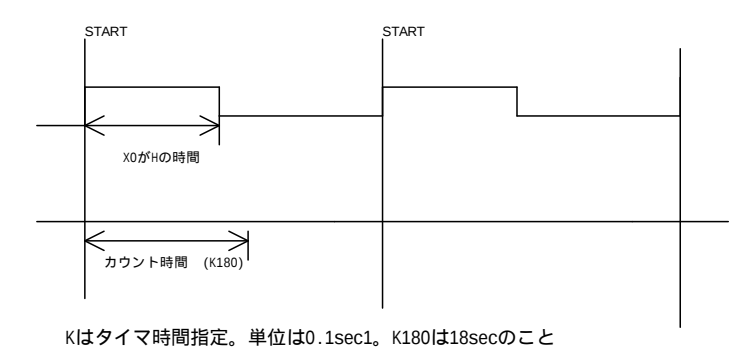
TITLE		DRAWING_No.	
SHEET	DATE	DESIGN	
/			

[3] Timer回路

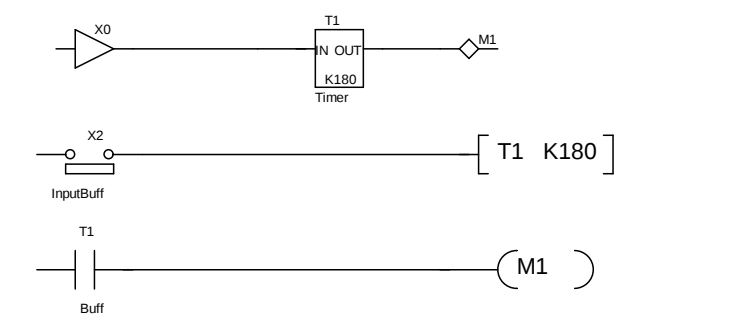
(1)基本回路 100msタイマ T0からT20まで
84F 10WSタイマはT200のみ



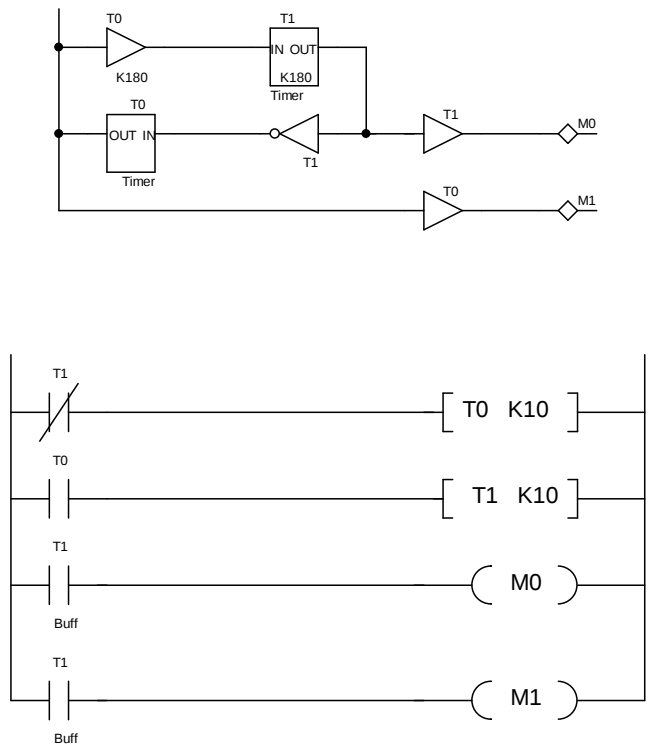
(2) カウント終了前に 入力がLに戻ると何もしない。



(3) 内部コネクタは省略できる

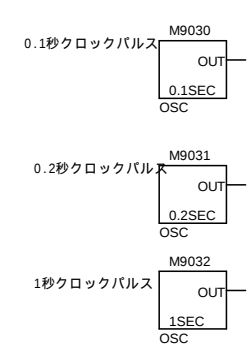


(4) リングカウンタ (発振回路)



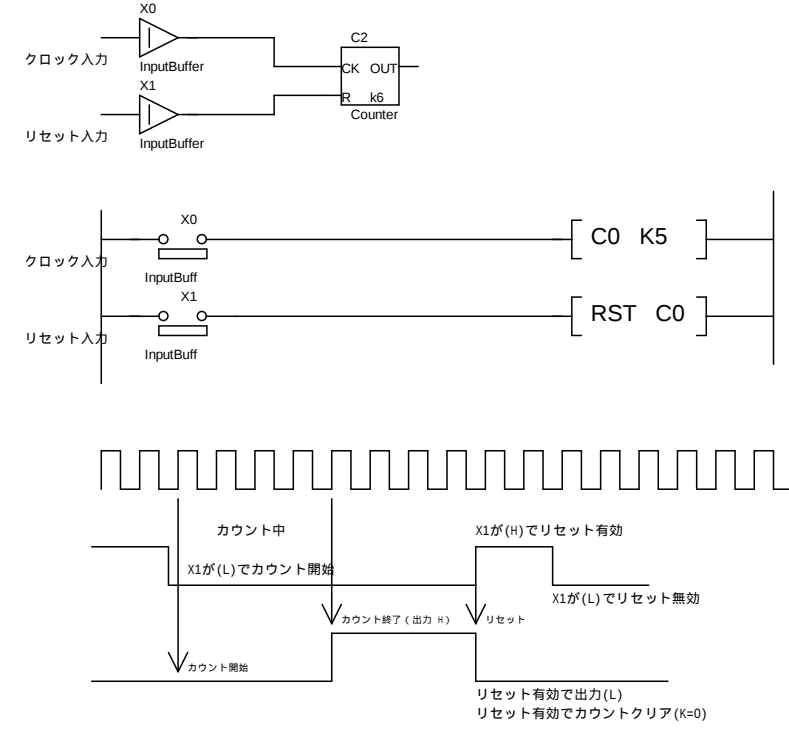
(5)内部発振回路

シーケンス的には特殊補助リレー

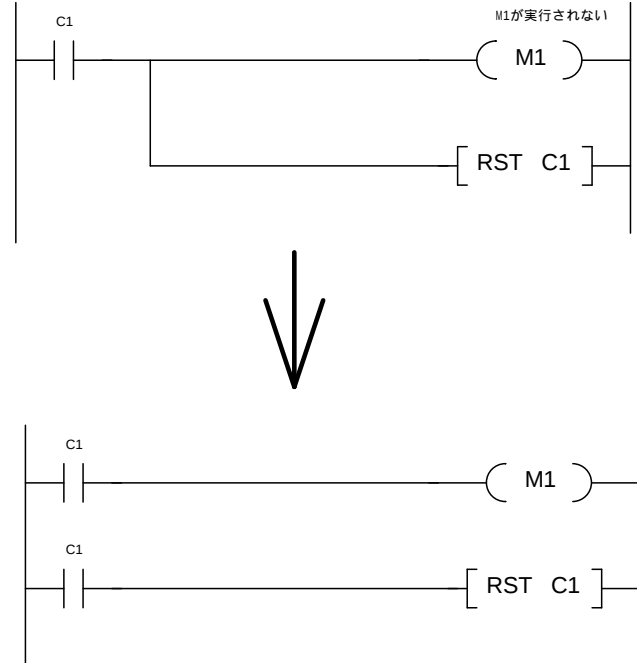


(6) カウンタ

F84では最大 6 個使用できる
カウンタの最大値はk255まで



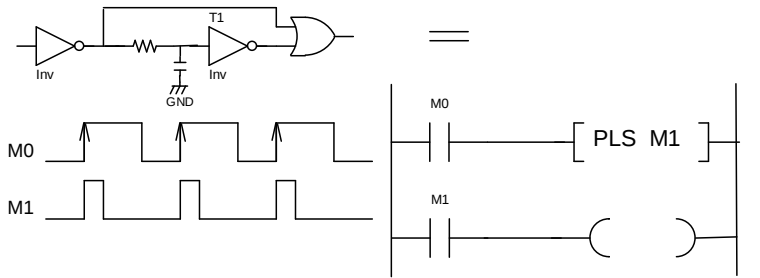
リセット命令は同一シリング内に書かない



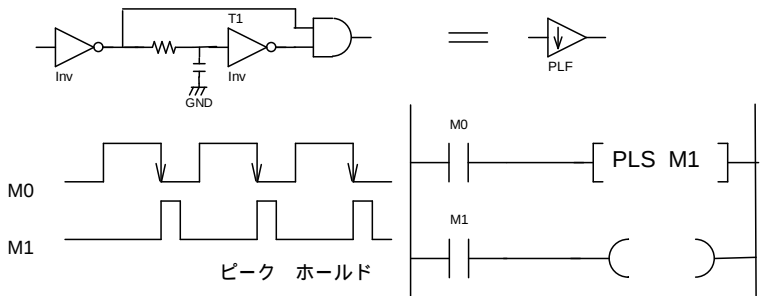
TITLE		DRAWING_No.	
SHEET	DATE	DESIGN	
1			

877使用命令（ 8 6 では動作しない）

立ち上がりエッジ



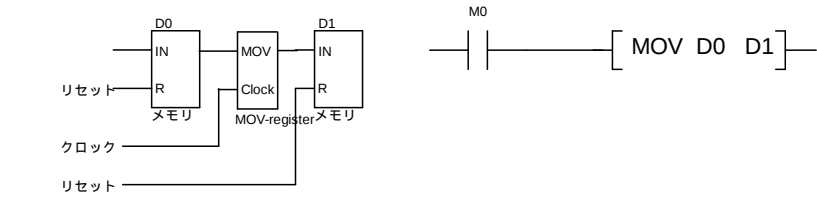
立ち下がりエッジ



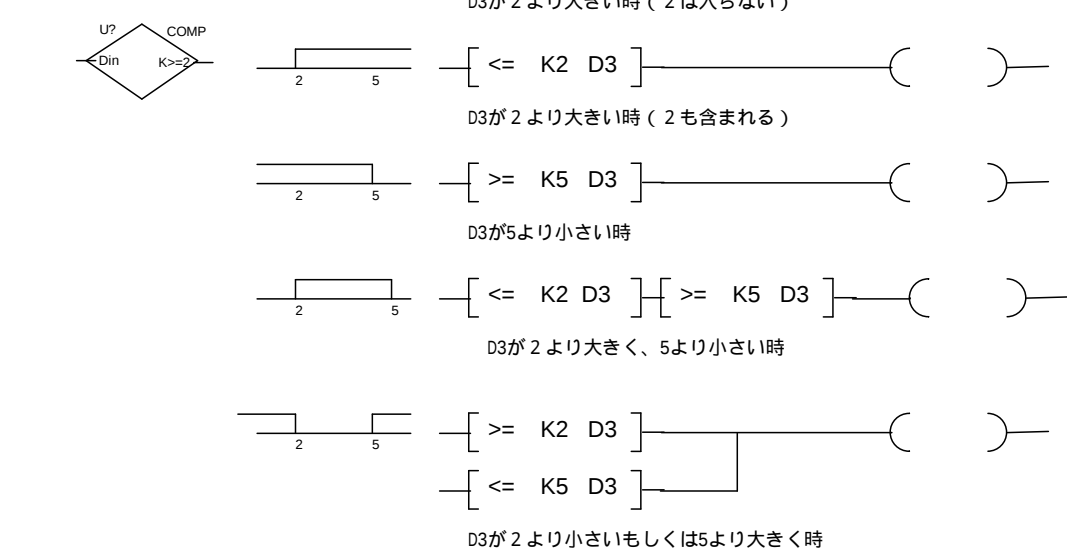
加算・減算



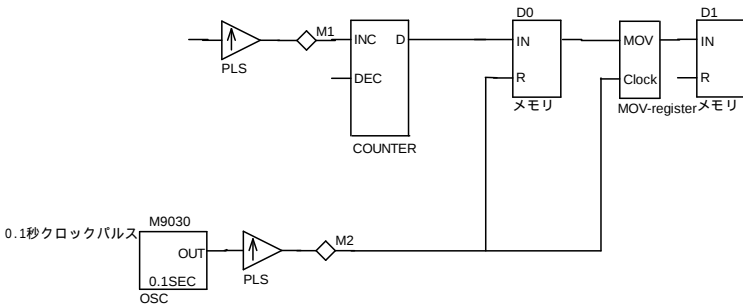
コピー命令



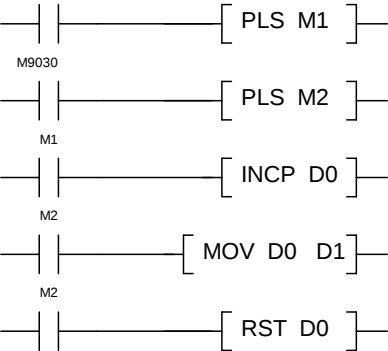
分岐命令



ピークホールド回路



0.1秒毎の信号のパルスをカウントしてそれが仕切り地（ 2 ）より大きいとき



TITLE		DRAWING_No.	
SHEET	DATE	DESIGN	
/			